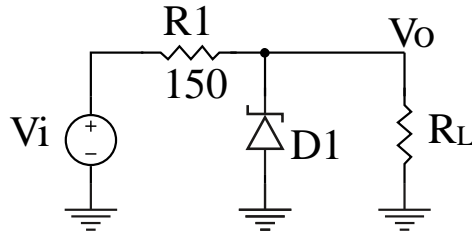


Quesito 1

Si consideri il circuito in figura, in cui la tensione di breakdown del diodo è  $V_Z=15V$ .



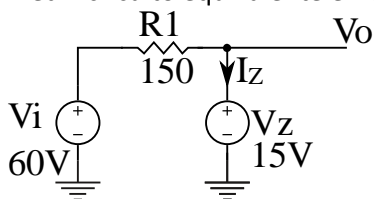
(1a) Assumendo  $R_L=\infty$ , calcolare la potenza dissipata sul diodo Zener nei due casi:  $V_i=60V$ , e  $V_i=10V$ . In entrambi i casi trascurare la resistenza del diodo ( $R_Z=0$ ).

(1b) Assumendo  $R_Z=0$  e  $V_i=60V$ , determinare il campo dei possibili valori della resistenza  $R_L$  in modo tale che risultino verificate entrambe le condizioni seguenti: 1) potenza dissipata sul diodo Zener  $<3W$ ; 2) Corrente che attraversa il diodo Zener  $>50mA$ .

(1c) La resistenza di carico sia  $R_L=100\Omega$ . Assumendo  $R_Z=1\Omega$ , calcolare la tensione di uscita nei due casi,  $V_i=60V$  e  $V_i=70V$ . Quanto vale la regolazione di linea?

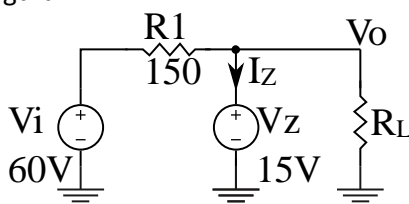
### Soluzione quesito 1

(1a) Per  $V_i=10\text{ V}$  il diodo è in interdizione, la corrente che lo attraversa è trascurabile e la potenza dissipata sul diodo è nulla. Per  $V_i=60\text{ V}$  il diodo è in breakdown ed il circuito equivalente è il seguente:



La corrente che attraversa il diodo è:  $I_z = (V_i - V_z)/R_1 = (60 - 15)/150 = 0.3\text{ A}$ . La potenza dissipata sul diodo è:  $P = I_z \times V_z = 0.3 \times 15 = 4.5\text{ W}$

(1b) Poiché si richiede il passaggio di una corrente attraverso il diodo Zener, il dispositivo deve operare in breakdown. Il circuito equivalente è in Figura:



Possiamo facilmente calcolare  $I_z$ , ad esempio mediante sovrapposizione degli effetti:

$$I_z = \frac{V_i}{R_1} - \frac{V_z}{R_1 \parallel R_L} = \frac{V_i}{R_1} - V_z \left( \frac{1}{R_1} + \frac{1}{R_L} \right) = \frac{60}{150} - \frac{15}{150} - \frac{15}{R_L} = 0.3 - \frac{15}{R_L}$$

ed inoltre:  $P = I_z \times V_z$

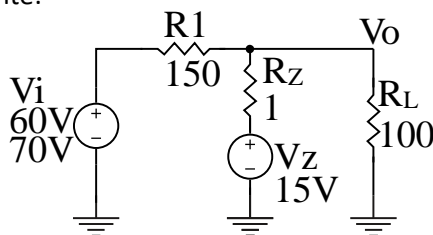
Imponiamo le due condizioni:

$$\begin{cases} I_z > 50\text{ mA} \\ V_z I_z < 4\text{ W} \end{cases} \quad \begin{cases} I_z > 50\text{ mA} \\ I_z < 3/15 = 200\text{ mA} \end{cases} \quad 50\text{ mA} < I_z < 200\text{ mA}$$

Sostituendo l'espressione di  $I_z$ :

$$\begin{cases} 0.3 - \frac{15}{R_L} > 50 \times 10^{-3} \\ 0.3 - \frac{15}{R_L} < 200 \times 10^{-3} \end{cases} \quad \begin{cases} \frac{15}{R_L} < 250 \times 10^{-3} \\ \frac{15}{R_L} > 100 \times 10^{-3} \end{cases} \quad \begin{cases} R_L > 60 \\ R_L < 150 \end{cases} \quad 60\Omega < R_L < 150\Omega$$

(1c) Il circuito da considerare è il seguente:



La tensione di uscita può essere calcolata, ad esempio, con la sovrapposizione degli effetti:

$$V_o = V_z \frac{R_L \parallel R_1}{R_z + (R_L \parallel R_1)} + V_i \frac{R_L \parallel R_z}{R_1 + (R_L \parallel R_z)}$$

$$R_L \parallel R_1 = 60\Omega; \quad R_L \parallel R_z = 0.99\Omega$$

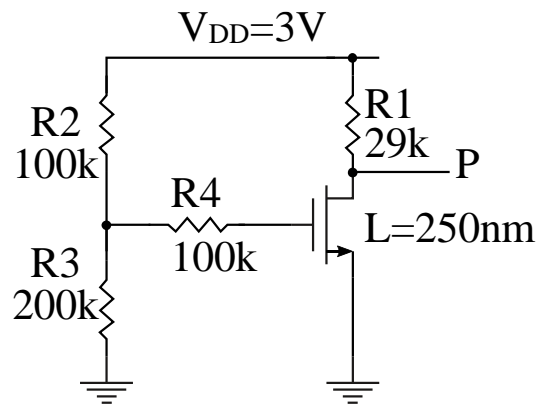
$$V_o = 15 \frac{60}{1 + 60} + V_i \frac{0.99}{150 + 0.99} = 14.75 + 6.56 \times 10^{-3} V_i$$

La regolazione di linea è:  $6.56 \times 10^{-3}$ .

Per:  $V_i=60\text{ V}$  si ha:  $V_o=15.14\text{ V}$

Per:  $V_i=70\text{ V}$  si ha:  $V_o=15.21\text{ V}$

## Quesito 2



(2a) Si consideri il circuito sopra raffigurato, in cui il MOS è caratterizzato dai seguenti parametri:  $K' = 100\mu\text{A}/\text{V}^2$ ,  $V_T = 0.5\text{V}$ ,  $\epsilon_{ox}/t_{ox} = 10\text{fF}/\mu\text{m}^2$ . Determinare il valore di  $W$ , necessario per ottenere al nodo P una tensione  $V_P = 0.1\text{V}$  (è possibile trascurare il termine quadratico nell'espressione della corrente di drain, se il dispositivo si trova in regione di triodo)

(2b) Utilizzando il valore di  $W$  ottenuto al punto precedente, calcolare la potenza erogata dal generatore di alimentazione  $V_{DD}$ .

## Soluzione quesito 2

(2a) Poiché la corrente assorbita dal gate di un MOS è nulla in condizioni stazionarie, possiamo calcolare  $V_{GS}$  considerando il partitore di tensione costituito da  $V_{DD}$ ,  $R_2$ ,  $R_3$  (la resistenza  $R_4$  è ininfluente).

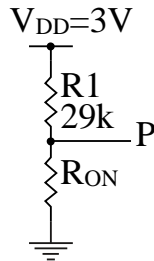
$$V_{GS} = V_{DD} R_3 / (R_2 + R_3) = 3 \times 200 / (200 + 100) = 2V$$

Essendo  $V_{GS} > V_T$  il dispositivo è in conduzione e può essere in zona di triodo o di pinch-off. La traccia richiede che debba essere:  $V_P = V_{DS} = 0.1V$ , abbiamo dunque  $V_{DS} < V_{GS} - V_T$ . Si deduce che il MOS deve essere in zona di triodo.

Potendo trascurare il termine quadratico, il dispositivo può essere assimilato alla resistenza  $R_{ON}$ :

$$I_D \approx K (V_{GS} - V_T) V_{DS} \Rightarrow R_{ON} = 1 / [K (V_{GS} - V_T)]$$

Il circuito equivalente è il seguente:



Partitore di tensione:  $V_P = V_{DD} R_{ON} / (R_{ON} + R_1)$

Da questa relazione possiamo ottenere l'unica incognita  $R_{ON}$ :  $R_{ON} = R_1 V_P / (V_{DD} - V_P) = 29k \times 0.1 / 2.9 = 1 k\Omega$

dall'espressione di  $R_{ON}$  ricaviamo il fattore  $K$ :  $K = 1 / [R_{ON} (V_{GS} - V_T)]$ . Sostituendo i valori numerici:

$$K = 1 / [1000 (2 - 0.5)] = 667 \mu A / V^2$$

Poiché  $K = K' (W/L)$  si ha:  $(W/L) = K / K' = 667 / 100 = 6.67$

Pertanto:  $W = 6.67 L = 1.67 \mu m$

(2b) La corrente erogata dal generatore  $V_{DD}$  include due aliquote: la  $I_D$  (che attraversa  $R_1$ ) e la corrente  $I_2$  che circola attraverso  $R_2$  ed  $R_3$ .

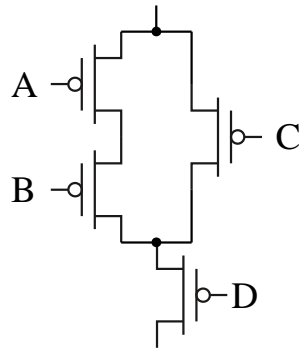
Risulta:  $I_D = (V_{DD} - V_P) / R_1 = (3 - 0.1) / 29k = 0.1 \text{ mA}$ ;  $I_2 = V_{DD} / (R_2 + R_3) = 3 / 300k = 0.01 \text{ mA}$

$$I_{TOT} = I_D + I_2 = 0.11 \text{ mA}$$

$$P = I_{TOT} \times V_{DD} = 0.33 \text{ mW}$$

### Quesito 3

La figura seguente mostra la rete di pull-up di una porta logica CMOS.

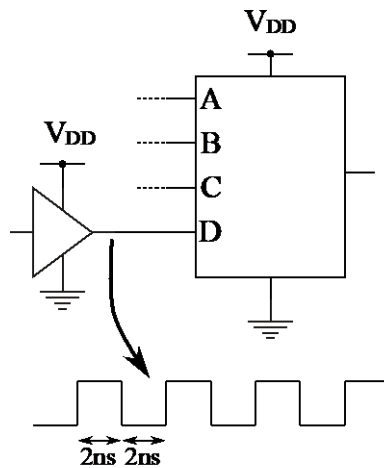


(3a) Disegnare la rete di pull-down e lo schema della porta logica complessiva. Qual è la funzione logica realizzata?

(3b) Dimensionare i dispositivi della porta logica, in modo da ottenere un ritardo di 30ps per una capacità di carico di 15fF (suggerimento: considerare l'invertitore equivalente).

Assumere:  $V_{DD}=1.2V$ ,  $K'n=50\mu A/V^2$ ,  $K'p=20\mu A/V^2$ ,  $V_{Tn}=|V_{Tp}|=0.45V$ ,  $L=0.1\mu m$ ,  $(\epsilon_{ox}/t_{ox})=10fF/\mu m^2$

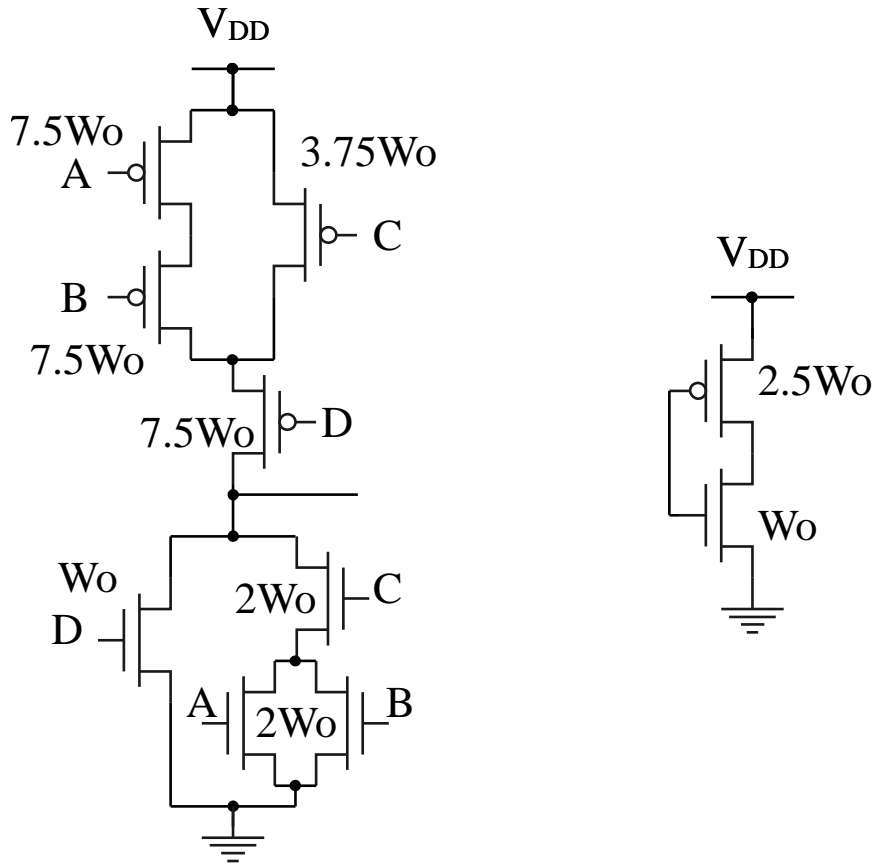
(3c) Come mostra schematicamente la figura seguente, l'ingresso D della porta logica dimensionata in precedenza è pilotato da un invertitore, che produce un segnale ad onda quadra. Determinare la dissipazione di potenza dell'invertitore.



Soluzione quesito 3

(3a) La Figura seguente mostra la rete complessiva ed il dimensionamento, con l'invertitore di riferimento.

$$Y = \overline{D + C \cdot (A + B)}$$



(3b) Il valore di  $W_o$  viene ottenuto ragionando sull'invertitore di riferimento.

$$t_p = \frac{C(V_{DD}/2)}{\frac{1}{2}K(V_{DD}-V_T)^2} \Rightarrow K = \frac{CV_{DD}}{t_p(V_{DD}-V_T)^2} = \frac{15 \times 10^{-15} \times 1.2}{30 \times 10^{-12} (1.2 - 0.45)^2} = 1.07 \text{ mA/V}^2$$

$$K = K' \frac{W}{L} \Rightarrow \frac{W}{L} = K / K' = 21.4 \Rightarrow W_o = 21.4L = 2.14 \mu\text{m}$$

(3c) Sappiamo che per un invertitore:  $P = C_L V_{DD}^2 f$

Dalla figura il periodo del segnale è:  $T=4\text{ns}$ , da cui:  $f=1/T= 250\text{MHz}$

La capacità  $C_L$  si riferisce all'ingresso D della porta logica, per cui:

$$C_L = (\epsilon_{ox}/t_{ox}) \times (W_o \times L + 7.5W_o \times L) = 10 \times (2.14 \times 0.1 + 7.5 \times 2.14 \times 0.1) = 18.2 \text{ fF}$$

$$P = 18.2 \times 10^{-15} \times 1.2^2 \times 250 \times 10^6 = 6.55 \mu\text{W}$$