

# Tecnologie dei circuiti integrati

## Introduzione

Una tappa fondamentale nella storia dell'elettronica è stata l'invenzione dei *circuiti integrati* (IC) [Kilby, 1958]: tutti i componenti (attivi e passivi) e le relative interconnessioni vengono realizzati sulla stessa tessera (piastrina; scheggia) di materiale semiconduttore (*chip*) in forma miniaturizzata.

Realizzare un circuito elettronico in forma *discreta*, di contro, significa assemblare tutta la componentistica su una piastra e realizzare i collegamenti tra i vari elementi attraverso circuiti stampati.

Ottenere un sistema elettronico in forma integrata comporta vantaggi in termini di tutti i *parametri di costo*; infatti:

1. Si ha una riduzione delle *dimensioni* del sistema.
2. Si ha una riduzione dei *consumi*. Infatti i dispositivi attivi negli IC hanno dimensioni sempre più piccole, ed assorbono sempre minore corrente. Inoltre le capacità parassite sono trascurabili rispetto a quelle che si hanno in un circuito discreto (transistori più piccoli, interconnessioni ridotte) per cui la potenza dissipata dinamica decresce.
3. Si ha un incremento della *velocità operativa*, dovuto - appunto - alla riduzione delle capacità parassite in gioco e alla diminuzione delle distanze.

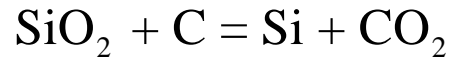
## Il processo fotolitografico

*Riepilogo introduttivo* - La maggior parte dei materiali esistenti può essere suddivisa in 2 grandi categorie: *conduttori* ed *isolanti*. Tuttavia, per la realizzazione di un dispositivo elettronico si fa uso dei *semiconduttori*, caratterizzati dal fatto di essere estremamente “eclettici”: è possibile variare in modo controllato le loro caratteristiche elettriche a seconda delle impurità che vengono inserite. Il semiconduttore più adottato è il silicio. In effetti numerosi materiali “innovativi” (come GaAs, GaN, SiC) ne hanno minacciato la *leadership*, ma senza successo (vengono adottati solo in applicazioni di nicchia), per una serie di motivi che sono stati enucleati in precedenza.

Le impurità (o *droganti*) atte a variare le caratteristiche di un materiale semiconduttore *intrinseco* (cioè non drogato) si dividono in 2 categorie:

- Accettori o accettatori (*acceptors*), come il boro, che è un elemento trivalente - ovvero presenta 3 elettroni disponibili per creare legami covalenti sulla corteccia energetica più esterna. In questo caso l'impurità è detta di “tipo P”, perché il suo “inserimento” nel reticolo del silicio consente di creare una carica positiva mobile.
- Donori o donatori (*donors*), come l'arsenico ed il fosforo, che sono elementi pentavalenti - ovvero presentano 5 elettroni disponibili per legami covalenti (nel reticolo del silicio ne vengono adoperati 4). In tal caso l'impurità è detta di “tipo N”, perché l'introduzione nel silicio consente di creare una carica negativa mobile.

Il silicio si ottiene dalla *silice* ( $\text{SiO}_2$ ), materiale largamente presente in natura (ad esempio in sabbia, quarzo ed argilla). La silice viene messa in una fornace con elettrodi di carbonio a  $2000^\circ\text{C}$ . Avviene la seguente reazione:

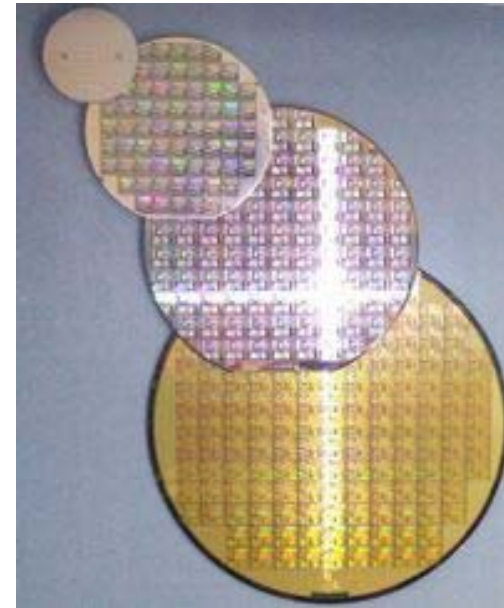
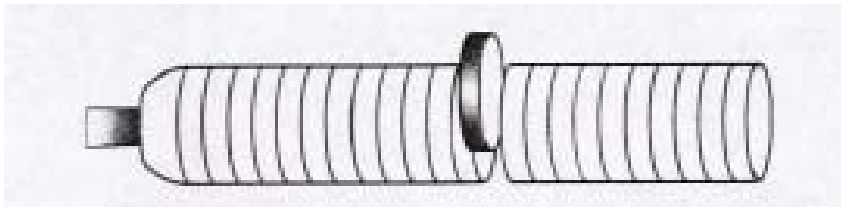


Il punto di partenza nella realizzazione di un IC è l'accrescimento di un cilindro ("carotone") di silicio monocristallino ad elevata purezza il cui diametro può essere di 4, 5, 6, 8, 12 pollici a seconda della particolare azienda produttrice e del tipo di processo. Misure tipiche sono 6, 8 pollici (il che significa che il diametro è pari a 15 - 20 cm [1 pollice = 2.54 cm]). Lo spessore del cilindro può essere anche pari ad 1 m. Il cilindro *non* è *intrinseco*; lo si droga (di tipo N o P) durante l'accrescimento.













Successivamente il cilindro viene tagliato in fette (*wafers*) rotonde il cui spessore è dell'ordine di 100 - 500  $\mu\text{m}$  ( $1 \mu\text{m} = 10^{-4} \text{ cm}$ ). Un importante fattore di qualità è la densità di difetti (difettosità), da cui dipende la resa (rapporto tra i circuiti funzionanti e quelli non funzionanti) - e quindi il costo - finale.

La superficie della fetta di silicio al termine di tutto il processo si presenta completamente ricoperta di tessere rettangolari delimitate da “piste di incisione” (*scribing lines*). Come si vedrà a breve, esse vengono ottenute attraverso l'utilizzo di lastre fotografiche (maschere) il cui motivo da riprodurre è ripetuto per righe e per colonne. Queste tessere (*die*) vengono poi separate attraverso una sega a punta di diamante.



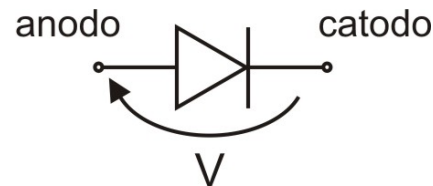
Di seguito è riportata la “tabella dei colori” associati ai materiali presenti (1) nelle sezioni trasversali e (2) nei tracciati dei dispositivi e circuiti che verranno presentati. I colori sono stati scelti in modo congruente con quelli adoperati nel *layout editor* didattico Microwind2, che verrà utilizzato nel prosieguo per alcune simulazioni esemplificative.

Tabella dei colori

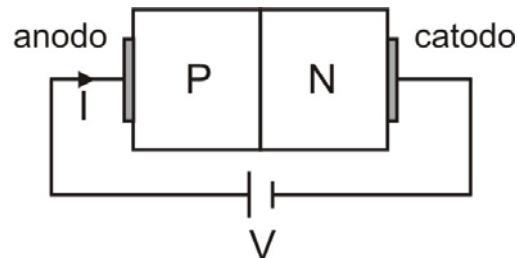
Silicio drogato di tipo P		oro
Silicio drogato di tipo N		verde pallido
Silicio policristallino (poly)		rosso
Biossido di silicio (SiO <sub>2</sub> )		verde evanescente
Vias (vie di collegamento)		ciano
Metal 1		azzurro ghiaccio
Fotoregist non solubile		arancione
Fotoregist solubile		rosa
Raggi UV		blu
Regione di forte inversione		giallo

Allo scopo di illustrare in modo efficiente la tecnologia dei circuiti integrati è bene partire da un esempio: **il diodo**

Il diodo è un dispositivo attivo a 2 terminali (anodo e catodo) il cui simbolo circuitale è



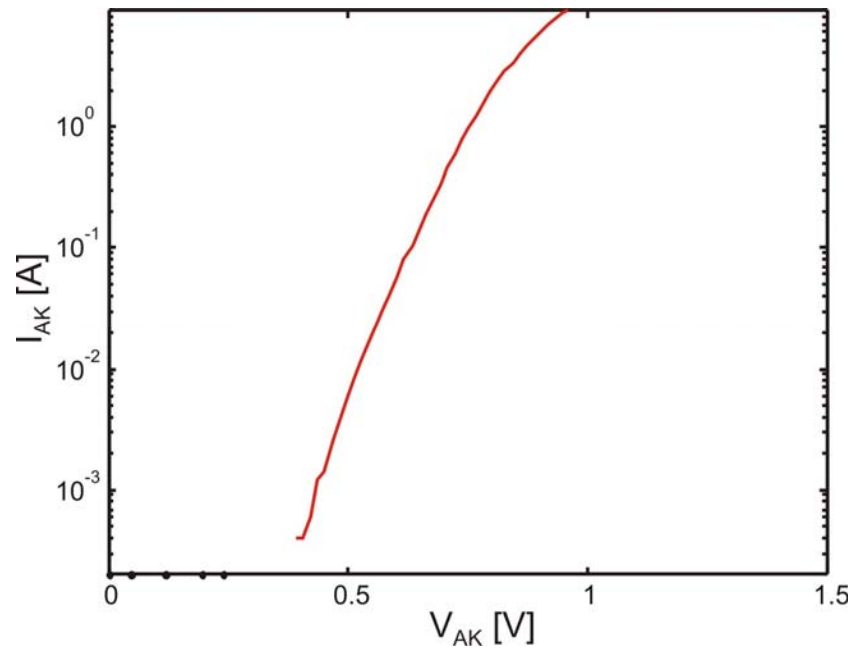
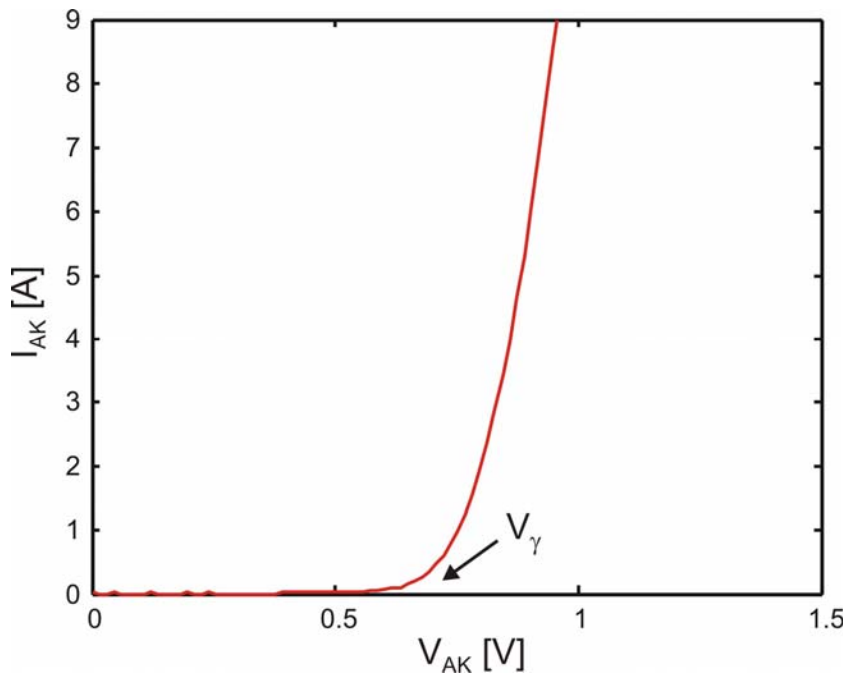
e che consta nell'interfacciamento tra una regione di tipo P ed una di tipo N opportunamente contattate.



Se si applica una tensione  $V$  positiva tra la zona P e la zona N e si aumenta questa tensione si ha che al di sotto di una certa tensione di soglia “apparente”  $V_Y$  il diodo conduce una corrente trascurabile; al di sopra di questa soglia la corrente  $I$  diviene significativa ed aumenta rapidamente con la tensione  $V$ . Per tensioni  $V$  elevate si ha un calo della pendenza della caratteristica  $I - V$  a causa (1) degli effetti di “alte iniezioni” dei portatori e (2) delle cadute resistive sulle regioni quasi-neutre di anodo e catodo.

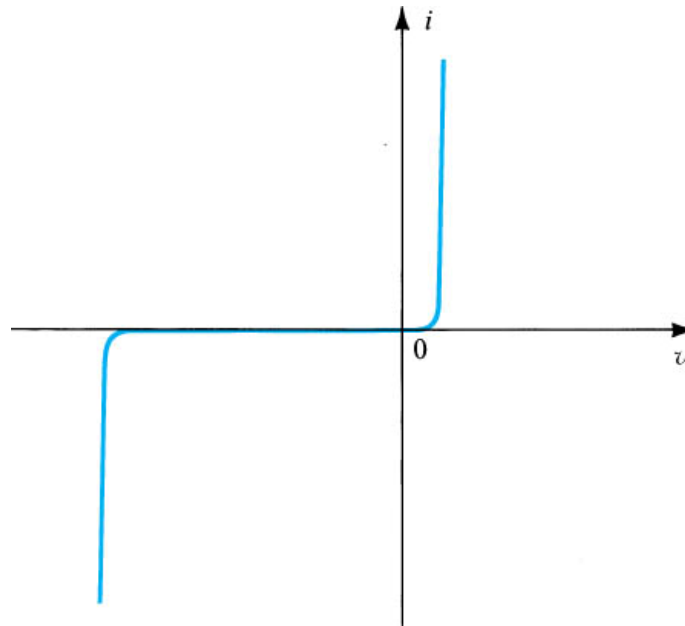
Nei grafici è rappresentata la curva sperimentale I - V (in scala lineare e logaritmica) per un diodo P-i-N IR (in silicio) per applicazioni a potenza elevata (non sorprenda, quindi, l'elevato livello di corrente condotta).

Il grafico lineare mostra in modo evidente la presenza della tensione di soglia “apparente”  $V_\gamma$  oltre la quale il dispositivo conduce correnti significative (pari a circa 0.7 V). Nel grafico “logaritmico” invece, si nota in modo chiaro il calo di pendenza della caratteristica a livelli di corrente elevati.



Se invece si applica una tensione negativa tra anodo e catodo si ha che il diodo conduce una corrente trascurabile detta di “saturazione inversa”. In corrispondenza di un determinato valore di  $|V|$  si ha la conduzione di una corrente elevata diretta dal catodo all’anodo a causa del meccanismo detto di “ionizzazione - impatto” (o *effetto valanga*).

In prima approssimazione, dunque, si può ritenere che questo dispositivo si comporti da interruttore aperto se  $V < V_Y$  (in tal caso il diodo si dice inversamente polarizzato o contropolarizzato [definizione *non* teorica]) e da quasi perfetto cortocircuito se  $V > V_Y$  (in tal caso si dice direttamente polarizzato [definizione *non* teorica]).



Se si trascurano effetti resistivi o dovuti ad alte iniezioni, si ha che la caratteristica I - V del diodo può essere descritta dalla seguente relazione esponenziale:

$$I = I_S \left[ \exp\left(\frac{V}{V_T}\right) - 1 \right]$$

dove  $I_S$  viene detta *corrente di saturazione inversa* o *corrente di scala* per il fatto che essa è proporzionale all'area del diodo;  $V_T$  è la tensione termica, data da  $kT/q$  ( $k$  è la costante di Boltzmann, pari a  $8.62 \times 10^{-5}$  eV/K,  $T$  è la temperatura di giunzione in gradi Kelvin,  $q$  è, a meno del segno, la carica dell'elettrone, pari a  $1.602 \times 10^{-19}$  C). A temperatura ambiente, il valore della tensione termica è pari a 0.02586 V. Per  $V > 4V_T$  ( $\approx 0.1$  V) la relazione considerata si semplifica in

$$I = I_S \exp\left(\frac{V}{V_T}\right)$$

La relazione esponenziale della corrente  $I$  in funzione della tensione  $V$  rimane valida per molte decadi di variazione della corrente stessa (talvolta essa descrive bene il funzionamento della corrente anche per 5 - 6 decadi, il che equivale a parlare di un fattore pari a  $10^5 - 10^6$ ). Questa è una proprietà molto importante per i diodi a giunzione (e per le giunzioni base - emettitore dei transistori bipolari).

Dato questo “semplice” dispositivo attivo, vediamo di illustrare i passi di processo per la sua realizzazione. Si parte dal cilindro di silicio drogato di tipo N e da questo si ricavano delle fette di spessore pari, ad esempio, a 500  $\mu\text{m}$ . L’obiettivo è quello di realizzare una giunzione P-N; pertanto bisogna diffondere/impiantare in modo selettivo (ovvero “mirato”, relativo a zone ben determinate) una certa dose di boro (accettore) all’interno della struttura. A tale scopo, in via preventiva, si accresce uno strato di biossido di silicio ( $\text{SiO}_2$ ) sulla superficie superiore della fetta attraverso un processo detto di “ossidazione termica”.

- *Ossidazione termica.* La fetta viene inserita all’interno di un forno (reattore di quarzo) a temperatura elevata (900 - 1200°C) o (1) in presenza di *ossigeno* ( $\text{O}_2$ ) ad elevata purezza [in tal caso si parla di ossidazione “secca” (*dry*)] oppure (2) in presenza di *vapor d’acqua* ( $\text{H}_2\text{O}$ ) [in tal caso si parla di ossidazione “umida” (*wet* o *steam* = vapore)]. In ambo i casi il biossido viene accresciuto sulla fetta a spese del silicio della fetta stessa (quindi si “espande” non solo verso l’alto ma anche verso la parte interna del wafer). Il risultato è uno strato di ossido di spessore pari a 0.1 - 1.0  $\mu\text{m}$  con ottime caratteristiche dielettriche e tale che l’interfaccia Si /  $\text{SiO}_2$  presenta bassa densità di difetti ed elevata mobilità superficiale dei portatori di carica.



Il *coefficiente di diffusione* dei tipici elementi donatori (fosforo, arsenico, antimonio) e del più comune elemento accettore (boro) è, nell'ossido, di 2 - 3 ordini di grandezza inferiore rispetto al silicio. Questo consente di adoperare il biossido di silicio come "protezione" dall'introduzione di drogante in particolari zone della fetta, favorendo così il drogaggio selettivo.

L'ossidazione termica non è l'unica tecnica per realizzare strati di ossido superficiale. E' possibile (ma non per lo strato atto a favorire il drogaggio selettivo) adoperare la tecnica CVD, o "deposizione chimica da fase vapore".

- *Deposizione chimica da fase vapore* (o CVD = *Chemical Vapor Deposition*). In questo caso anche il silicio necessario per la reazione che porta al  $\text{SiO}_2$  viene fornito dall'esterno: la fetta viene posta all'interno di un reattore a bassa temperatura ( $500^\circ\text{C}$ ) dove vengono introdotti gas di ossigeno ( $\text{O}_2$ ) e silano ( $\text{SiH}_4$ ). Il prodotto della reazione di questi gas è la *deposizione* di un film solido di biossido di silicio sul wafer.

In conclusione, è possibile realizzare strati (*film*) di biossido di silicio superficiale tramite *accrescimento* (attraverso "ossidazione termica") e tramite *deposizione* (attraverso la tecnica CVD).

Osservazione 1: il processo tecnologico illustrato in questa trattazione è detto *planare* perché tutte le operazioni che consentono di arrivare alla realizzazione del dispositivo in forma finita vengono effettuate sulla superficie superiore (detto *piano di superficie* del cristallo di silicio). Tale processo vede la luce nel 1959, l'anno dopo quello dell'introduzione degli IC.

Osservazione 2: il processo di *accrescimento* mediante ossidazione termica porta a risultati diversi a seconda che essa sia secca o umida. L'ossidazione *dry* consente di ottenere ossidi con ottime proprietà dielettriche (questo è dovuto al fatto che in questo caso viene introdotto nel forno solo ossigeno ad elevata purezza). Di contro, l'ossidazione *wet* consente di avere tassi di accrescimento più veloci. In generale, comunque, si può affermare che l'ossido di silicio accresciuto termicamente presenta delle buone qualità di isolamento elettrico. Invece le proprietà dell'ossido ottenuto per *deposizione con tecnica CVD* non sono così buone. La CVD va adottata nel momento in cui è necessario ottenere strati di ossido con caratteristiche non eccellenti, ma - in compenso - con tempi brevi di realizzazione e senza la necessità di ricorrere a temperature elevatissime (bastano - come si è detto - 500°C).

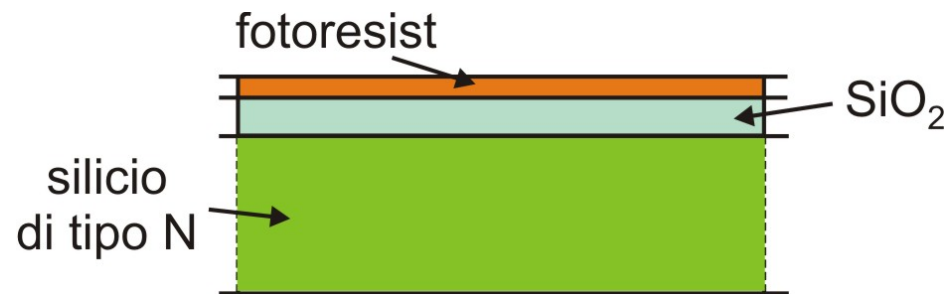
Osservazione 3: se si osserva una fetta (*wafers*) di silicio monocristallino, si vede che essa si presenta grigia e quasi perfettamente riflettente. Il biossido di silicio presente al di sopra del semiconduttore è sottile e trasparente.

Osservazione 4: è ovvio che bisogna lavorare in un ambiente “controllato” e pulito se si vuole evitare l’introduzione di elementi contaminanti nel forno (che è sotto vuoto spinto). Ciò è vero non solo per l’ossidazione, ma per tutti i processi che riguardano la fabbricazione dei circuiti integrati. Nelle aree (dei centri di ricerca e delle aziende) dove si eseguono i processi viene fatta circolare aria filtrata ed il personale deve indossare abiti adeguati che non rilascino fibre (l’aria deve essere molto più pulita che in un ospedale). In effetti esiste un sistema di classificazione degli ambienti dove si esegue il processo che riguarda il numero di particelle di diametro assegnato contenute in un piede cubico (ft<sup>3</sup>) di volume [1 ft = 30.48 cm]. Se il processo avviene in un ambiente in classe 100 significa che tale ambiente contiene una quantità di particelle inferiore a 100 per ft<sup>3</sup>. Da alcuni anni si è arrivati alla classe 0.01 per particelle di spessore  $\geq 0.5 \mu\text{m}$ !

Osservazione 5: tipicamente i costruttori di dispositivi/circuiti elettronici a semiconduttore acquistano da un fornitore il silicio sottoforma di *wafers* pronti per il processo fotolitografico. Raramente essi realizzano il cilindro di silicio monocristallino.

Il processo di inserimento del drogante all'interno della fetta di tipo N avviene attraverso *tecnica fotolitografica*. In primo luogo sullo strato accresciuto di  $\text{SiO}_2$  viene deposta una pellicola (resina) che prende il nome di *resist* o *fotoresist*. Tale pellicola è sensibile alle radiazioni ultraviolette ( $\lambda = 400 \text{ nm}$ ), nel senso che le sue proprietà chimiche e fisiche vengono alterate laddove essa viene investita da tali radiazioni.

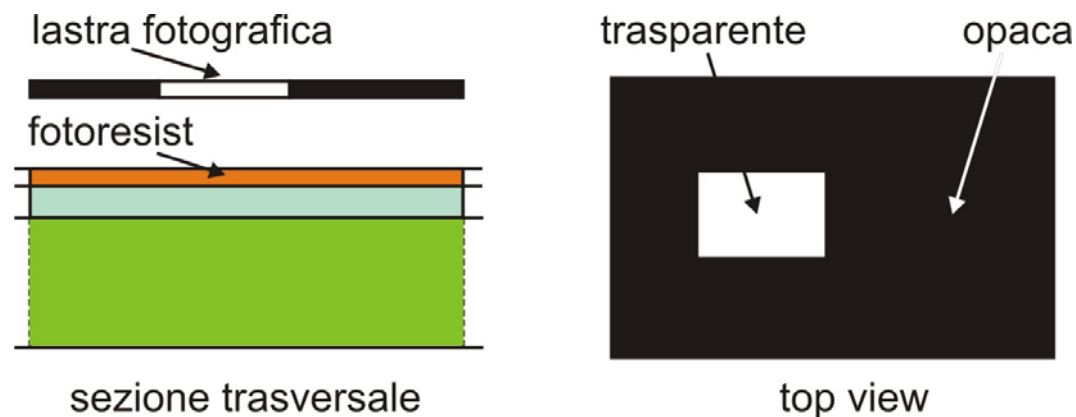
Il fotoresist viene deposto in forma liquida sulla fetta e distribuito attraverso una rotazione ad elevata velocità. All'uopo vengono adottate speciali centrifughe, dette *spinner*, capaci di raggiungere 5000 - 10000 giri al minuto. La rotazione serve per assicurare una copertura uniforme della superficie del wafer. Per la solidificazione viene eseguita una "cottura" a  $100^\circ\text{C}$ . Lo spessore finale della emulsione deposta è tipicamente dell'ordine di  $0.5 - 1.0 \mu\text{m}$ .




Esistono due tipi di fotoresist:

- Fotoresist *positivo*: in questo caso la porzione di pellicola investita dalla radiazione UV cambia le sue proprietà e diviene eliminabile attraverso il lavaggio con particolari solventi. La porzione *non* investita è, invece, insensibile ai solventi.
- Fotoresist *negativo*: in questo caso il comportamento è duale. Il fotoresist non investito può essere rimosso con i solventi. Quello che viene investito dalla radiazione diviene non rimovibile.

In questa trattazione si suppone che il fotoresist sia positivo. Pertanto bisogna investire con la radiazione UV solo la zona da eliminare. All'uopo si ricopre la pellicola fotosensibile con una maschera (essenzialmente una lastra fotografica) trasparente nella zona che si vuole rimuovere ed opaca altrove.





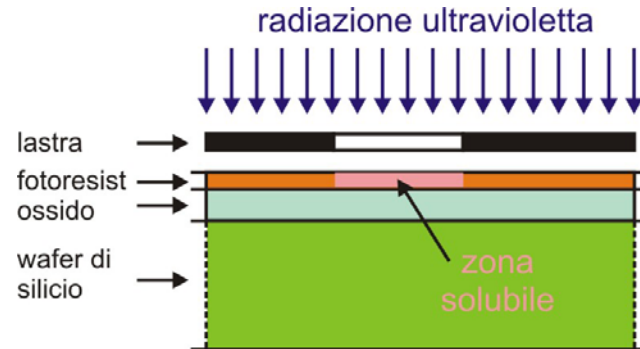
Osservazione 1: nei processi fotolitografici atti a realizzare circuiti per applicazioni VLSI si fa sovente uso di fotoresist positivi. I negativi sono più soggetti a “perdita di risoluzione” a causa di indesiderati aumenti di volume.

Osservazione 2: la maschera è fatta di *quarzo* in corrispondenza della zona trasparente e di *cromo* nelle regioni opache.

Osservazione 3: durante l’esposizione ai raggi UV, la maschera può (1) essere posta in contatto diretto con la superficie del wafer o (2) essere mantenuta ad una distanza pari a 10 - 15  $\mu\text{m}$  da questa. Nel primo caso (“fotolitografia a contatto”) si raggiunge il massimo potere risolutivo, ma la maschera subisce inevitabili danni dovuti al contatto con il fotoresist e deve necessariamente essere sostituita dopo pochissime esposizioni. Nel secondo (“fotolitografia in prossimità”) si elimina il danneggiamento della maschera, ma la risoluzione è ovviamente ridotta a causa di inevitabili problemi di bassa focalizzazione e diffrazione.

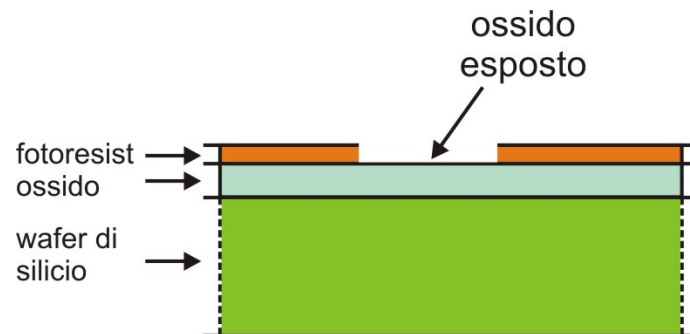
Nel prosieguo supporremo di adottare la fotolitografia in prossimità.

Una volta applicata la maschera si espone il tutto alla radiazione ultravioletta che cambia le proprietà del fotoresist positivo nella zona trasparente.



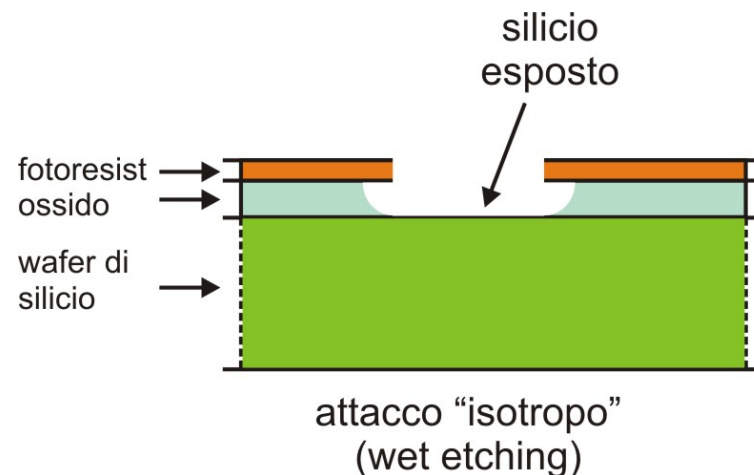
Successivamente la maschera viene rimossa; tutto il processo che va dall'applicazione della lastra fotografica al momento della sua rimozione prende il nome di *sviluppo*.

Poi viene effettuato un lavaggio con dei solventi tale da rimuovere il fotoresist positivo nella zona in cui sono state alterate le sue proprietà. Rimane una zona di ossido "esposto", cioè non più "protetto" dal fotoresist. In corrispondenza delle zone opache della lastra, invece, il fotoresist permane.

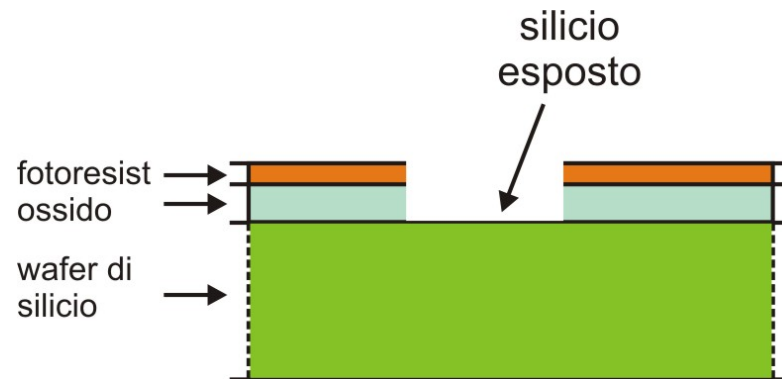


Il passo successivo consta nell'effettuare un attacco (*etching*) acido della superficie superiore. Gli agenti chimici adottati intaccano solo i materiali inorganici ( $\text{SiO}_2$  è inorganico, mentre il fotoresist è organico). L'attacco termina in corrispondenza della superficie superiore del silicio, che così rimane a sua volta "esposta" (nuda) in corrispondenza della porzione trasparente della lastra fotografica.

Una prima possibilità è quella di eseguire l'attacco per "via umida" (*wet etching*): in questo caso si immerge la fetta in una soluzione liquida che contiene l'agente chimico che serve ad effettuare l'attacco (tipicamente acido fluoridrico [che non intacca il silicio] nel caso si debba rimuovere l'ossido). Lo svantaggio di questa tecnica consta nel fatto che l'attacco è puramente isotropo, il che comporta che esso non "procede" solo in verticale, ma anche per vie laterali, per cui le aree "scavate" risultano (inopinatamente) più larghe delle dimensioni delle aperture della maschera.

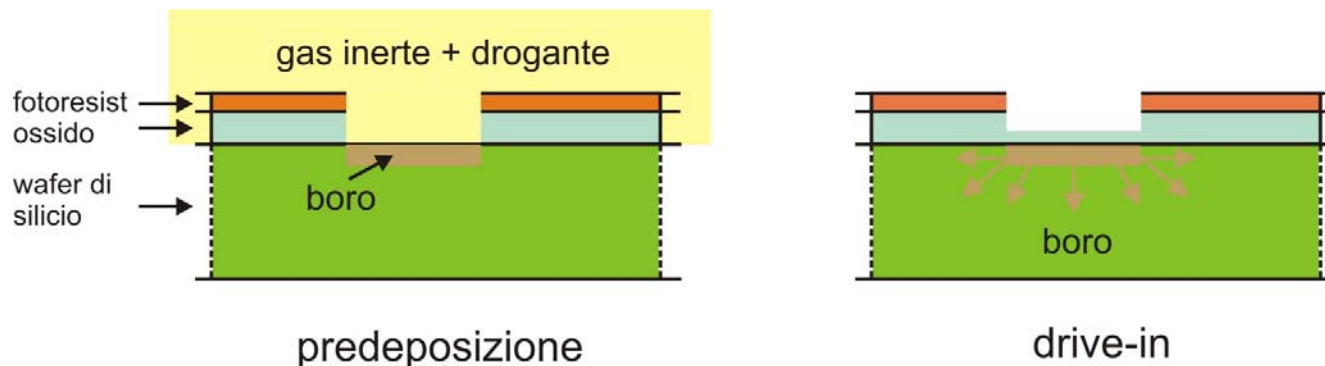


Per processi ad elevata densità di integrazione è meglio adottare un attacco “a secco” (*dry o plasma etching*), in cui il wafer viene posto all’interno di un reattore ed esposto alla presenza di un plasma contenente ioni fluoro ed elettroni eccitati in un campo elettrico a radiofrequenza. Detto plasma è in grado di rimuovere il biossido di silicio esposto in modo anisotropo, cioè quasi perfettamente verticale (il rapporto di attacco verticale/laterale può essere anche 100/1). E’ ovvio che il gas reattivo deve essere scelto sulla base delle caratteristiche del materiale da attaccare (nel caso in cui sia necessario rimuovere l’alluminio, allora il gas contiene cloro).



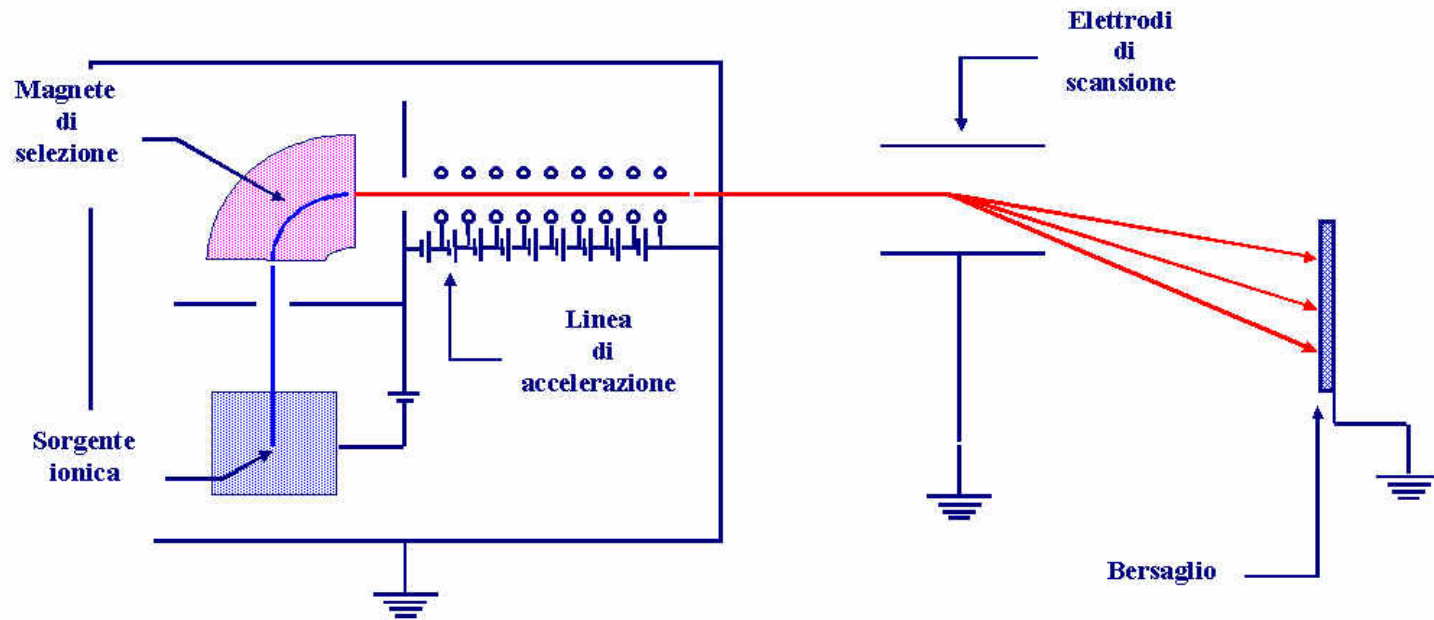
Al termine dell’attacco rimane, dunque, una zona “scoperta” di silicio, che è proprio quella in corrispondenza della quale si vuole realizzare la giunzione. Il passo successivo consta nell’andare ad inserire il drogante (impurità) di tipo P (boro). Esistono 2 tecniche che consentono di effettuare l’inserimento controllato del drogante, ovvero la *diffusione termica* e l’*impiantazione ionica*.

- *Diffusione termica*: in questo caso si prende la fetta di silicio “reduce” dall’attacco acido (e quindi con le zone di silicio “esposte”) e la si pone all’interno di un forno sotto vuoto spinto a temperature elevate (800 - 900°C). In questo forno (simile a quello in cui viene effettuata l’ossidazione) viene introdotto il drogante di tipo P trasportato da un gas inerte. Dato che ad alte temperature aumenta il coefficiente di diffusione delle impurità all’interno del silicio (aumenta, cioè, l’attitudine del drogante a diffondere all’interno della fetta) allora il boro (P) inizia a “penetrare” nel reticolo del silicio drogato di tipo N arrestandosi in prossimità della superficie (*predeposizione da fase gassosa*). Poi si sottopone la fetta ad un ciclo termico (900 - 1200°C) per fare diffondere il drogante in profondità (*drive-in*). Durante il drive-in non è presente l’agente drogante (si parla anche di “concentrazione totale costante”). Tale ciclo viene eseguito in ambiente ossidante al fine di accrescere uno strato di ossido che (1) evita la fuoriuscita del drogante e (2) può essere adottato per i successivi passi di processo fotolitografico. La “predeposizione” serve per l’inserimento del drogante, ed il “drive-in” per la redistribuzione dello stesso.



La diffusione termica è stata fortemente adottata fino alla metà degli anni '70, ed è poi caduta in disuso con lo svilupparsi dell'impiantazione ionica che - come si vedrà a breve - garantisce risultati migliori (più precisi) e riproducibili.

- *Impiantazione ionica*: si basa sulla possibilità - attraverso uno strumento detto "impiantatore" - di fare impattare sulla fetta di materiale semiconduttore (*target*) un fascio di ioni ad elevata energia (sotto vuoto). E' presente una sorgente che emette un fascio di ioni (carichi positivamente) del drogante desiderato. Le specie droganti sono ionizzate per essere accelerate da un campo elettrico. Detto fascio "incontra" uno strumento detto *spettrometro di massa*, che lo depura (attraverso il riconoscimento della massa) dalle specie ioniche indesiderate (inevitabilmente presenti). In uscita dallo spettrometro si ha un fascio ad elevata purezza che passa attraverso un tubo di accelerazione sottoposto ad una tensione di 180 kV. Successivamente esso viene guidato contro il bersaglio da un opportuno sistema di deflessione. A causa degli urti con gli atomi del reticolo gli ioni perdono gradualmente energia cinetica, fino ad arrestarsi. Il wafer, in linea di principio, dopo l'impatto e l'introduzione di ioni ad elevata energia non sarebbe più elettricamente neutro, ma risulterebbe, al contrario, carico positivamente. In realtà esso viene collegato elettricamente a massa, per cui ci sarà un flusso di elettroni che va a neutralizzare gli ioni.



*Impiantatore ionico* - sono riconoscibili: la sorgente di ioni positivi della specie drogante; lo spettrometro di massa (o magnete di selezione); la linea di accelerazione; gli elettrodi per la deflessione orizzontale e verticale; la fetta di materiale semiconduttore (*target*).

Supponiamo di aver eseguito l'impiantazione ionica. Come si è detto, gli ioni della specie drogante desiderata impattano contro il reticolo cristallino del silicio e penetrano in profondità, creando, purtroppo, un *danno reticolare* (gli atomi vengono "rimossi" dalle loro posizioni reticolari). E' chiaro, quindi, che nella zona dell'impatto il silicio non potrà più essere considerato monocristallino; ci sarà, invece, un certo livello di "amorfizzazione", con conseguente decadimento delle proprietà elettriche del materiale. Inoltre, gli atomi impiantati occupano posizioni non sostituzionali (e quindi non sono elettricamente "attivi"). Allora bisogna ricorrere ad un altro passo di processo al fine di (1) "riorganizzare" il reticolo e (2) fornire energia agli atomi droganti in modo tale da farli passare da siti interstiziali a siti sostituzionali (processo di "attivazione"); (3) diffondere il drogante in modo opportuno nella fetta: la cosiddetta "ricottura" (*annealing*). Il wafer viene messo in un forno a temperature dell'ordine dei 900 - 1000°C per 15 - 30 minuti (in dipendenza dal tipo di impurità e dalla dose introdotta).

Osservazione: si noti che in entrambe le tecniche (*predeposizione* ed *impiantazione*) lo strato di ossido rimasto sulla fetta agisce da "maschera", impedendo l'introduzione del drogante - e favorendo, così, l'introduzione selettiva dello stesso.

L'impiantazione ionica è senza dubbio migliore della diffusione termica; infatti (1) è possibile controllare in modo rigoroso la dose degli ioni; (2) con lo spettrometro si ottiene un fascio ad elevata purezza; (3) è possibile definire in modo preciso la profondità del drogante nella fetta. Questo significa riuscire ad ottenere dei profili di drogaggio che sono quasi perfettamente riproducibili (il processo di predeposizione, che si basa fortemente sulla pressione esercitata sulla fetta dal gas inerte, è invece caratterizzato da una bassa riproducibilità); (4) tutto il processo di impiantazione ionica viene eseguito a temperatura ambiente. Questo evita che del drogante introdotto in qualche fase precedente possa diffondere verso il substrato.

Il rovescio della medaglia sta nel costo e nella difficoltà di utilizzo dell'impiantatore.

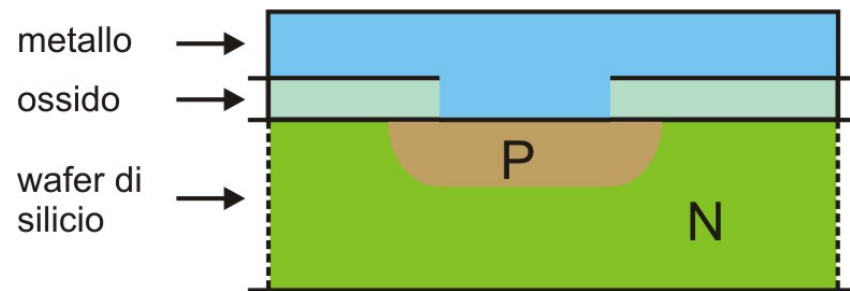
La giunzione P-N è stata dunque realizzata. Al termine della ricottura si rimuove il fotoresist residuo attraverso un lavaggio con opportuni tipi di solventi (*ashing*).

## **Definizione di fotolitografia**

Il processo tecnologico che ha portato alla realizzazione della giunzione P-N prende il nome di *tecnica fotolitografica (ottica)*.

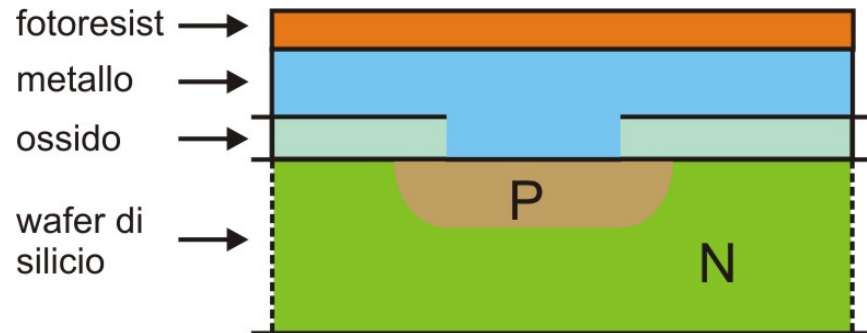
Per *fotolitografia* si intende il processo di trasferimento di un'immagine tracciata su una lastra fotografica (detta *maschera*) sulla fetta di materiale semiconduttore.

A questo punto bisogna contattare l'anodo, ovvero la zona di tipo P. Anche in questo caso si procede con tecnica fotolitografica. In primis si deposita dell'alluminio - tramite una tecnica detta *sputtering* - su tutta la fetta: il wafer viene collocato in un reattore in presenza di un gas inerte (argon) che interagisce con un blocco di alluminio, staccandone degli atomi e depositandoli sulla fetta.

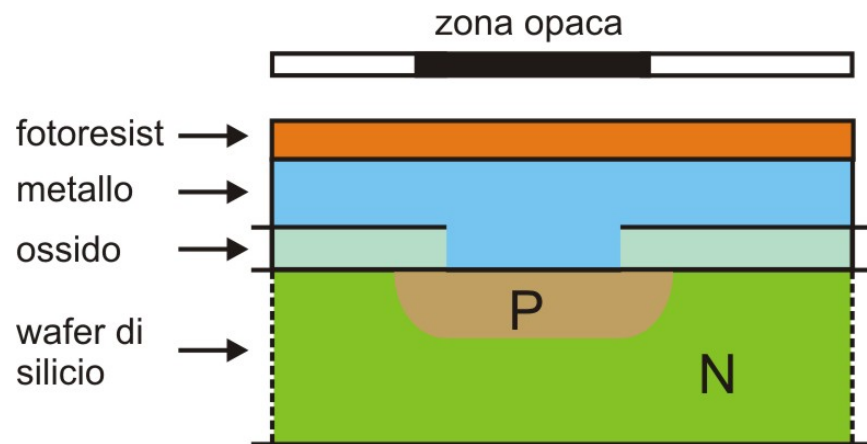


La deposizione di metallo avviene dappertutto, ma bisogna tenere presente che sul wafer possono essere presenti delle zone di silicio "esposte" che non devono essere contattate. La fotolitografia consente di eliminare - in un secondo tempo - questi cortocircuiti indesiderati.

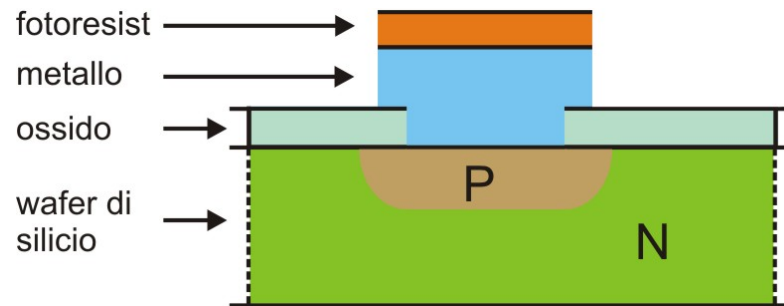
Viene applicato il fotoresist positivo sul metallo.



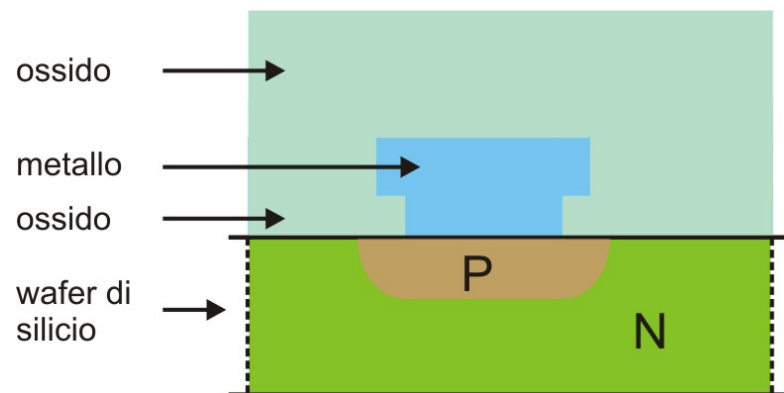
Successivamente viene applicata la maschera che risulta, in questo caso, opaca nella zona in cui si vuole realizzare il contatto e trasparente altrove.




Il processo prosegue in modo analogo a quello mostrato in precedenza per impiantare la zona P: (1) si espone la maschera alle radiazioni ultraviolette; (2) si rimuove la maschera; (3) tramite opportuni solventi si rimuove il fotoresist nelle zone corrispondenti alle porzioni trasparenti della maschera; (4) tramite un attacco acido si rimuove la metallizzazione laddove non ricoperta da fotoresist.



Infine si rimuove il fotoresist residuo e si deposita  $\text{SiO}_2$  (tramite CVD) al fine di proteggere il dispositivo da eventuali danneggiamenti.





Osservazione 1: per semplicità non si è considerato il fatto che anche la zona N (il catodo) deve essere contattata. Essendo il processo di tipo planare, il contatto viene realizzato sulla superficie superiore attraverso un procedimento del tutto analogo a quello illustrato.

Osservazione 2: un altro modo per realizzare la metallizzazione superficiale consta nel collocare la fetta all'interno di una pompa a vuoto dove viene fatto evaporare l'alluminio (*evaporation technique*).

Sulla base di quanto visto, definire il tracciato (layout) del circuito integrato equivale in tutto e per tutto a definire il set di maschere per la realizzazione del circuito tramite fotolitografia.